

# 利用在 0.6V 低功耗帶隙電路設計在 0.18 製程

吳東旭<sup>\*a</sup>、林永裁<sup>a</sup>、郭柏廷<sup>b</sup>  
 龍華科技大學電子工程系

b

**摘要** — 本論文提出一個 0.18um CMOS 製程的低功耗帶隙參考電路，電路最小的供應電壓為 0.95V，最小的供應電流為 40μ A，電路的溫度效應在 -30℃ to 140℃ 下電壓的變化量為 ±10mV，電路的主要面積為 0.769x0946 mm<sup>2</sup>，最大的靜態電流為 4.79μ A，最小的消耗功率為 40.8μ W。

**關鍵詞**：低供應電源，低功率消耗，供應在 1V，CMOS，轉導放大器。

## 一、簡介

近年來，電源管理電路，如低壓降穩壓器 (low dropout regulator)、升降壓電路 (buck-boost circuit)、電池充電器開關，都需要用到帶隙參考電壓 (bandgap reference voltage)，為了在不同的國家地區、環境溫度確保電源管理電路正常工作，溫度的考慮變得非常重要，為了讓參考電壓不受溫度變化影響，我們利用帶隙參考電路做成電壓源或偏壓。

使用 0.18um 製程在類比積體電路已成為主流，可以減少很多面積、花費並有高效率、傳統的電路漸漸被淘汰，因為製程的發展和環境保護。本文將介紹帶隙電路必要的需求。(1) 電壓不隨溫度變化 (2) 電源供應電壓使用 1V 去減少功率消耗 (3) 改良低功耗和使溫度控制範圍變大。

本電路架構利用 Banba bandgap reference voltage[1]為基本架構，[2]-[5]是一些設計帶隙電路的參考電路，本電路設計工作電壓 1V 和溫度範圍 -30℃ to 140℃ 的帶隙電路，並控制輸出電壓在 600mV、第 II 部分介紹架構及原理第 III 部分模擬結果和規格表。

## 二、電路設計方式

### 1. 主電路

本論文提出帶隙電路架構如圖一所示，電路由轉導放大器、帶隙核心電路、偏壓電路組成。電路被設計

$R_2 = R_5$ 、 $R_2 = R_6$ ，因為  $Q_1$  和  $Q_2$  有不同的尺寸，所以  $R_1 \sim R_6$  的比例是控制溫度的關鍵，利用  $R_4$  可以自由低控制輸出電壓  $V_r$ 。

$$V_{BE1} = V_T \ln \frac{I_{Q1}}{I_S} \tag{1}$$

(1) 是電晶體  $V_{BE}$  提供的負溫度係數，因為  $I_S$  逆向飽和電流帶有負溫度係數公式。

$V_{BE1} = V_{BE2}$ ，如(2)所示

$$V_{BE2} = V_{BE1} + I_{C1} R_1 \tag{2}$$

正溫度係數是由兩個不同尺寸射級面積的 BJT 產生不同的  $V_{BE}$  形成

$$\Delta V_{BE} = V_T \ln n \tag{3}$$

電流  $I_1$  可表示為(4)

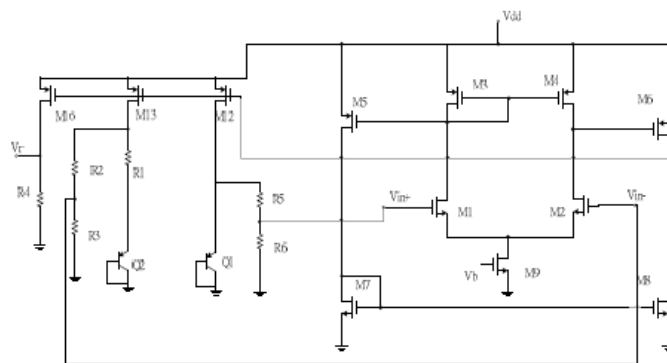
$$I_1 = \frac{\Delta V_{BE}}{R_1} = \frac{V_T \ln n}{R_1} \tag{4}$$

電流  $I_2$  可表示為(5)

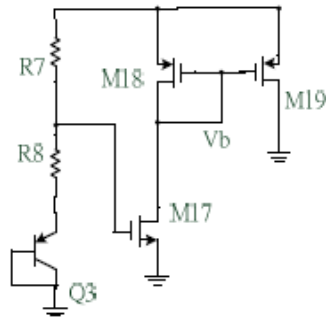
$$I_2 = \frac{V_{BE2}}{R_2 B_1 + R_2 B_2} \tag{5}$$

$$I_{ref} = I_1 + I_2 = \frac{V_T \ln n}{R_1} + \frac{V_{BE2}}{R_2 B_1 + R_2 B_2} \tag{6}$$

$$V_r = I_{ref} * R_3 \tag{7}$$



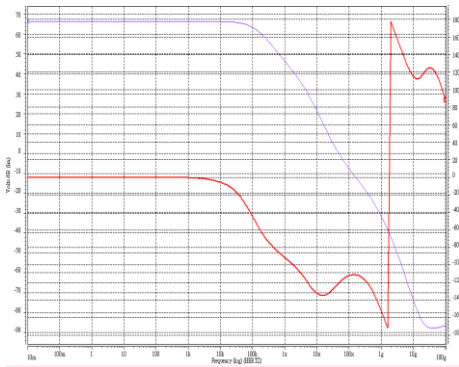
圖一：低電壓帶隙參考電路



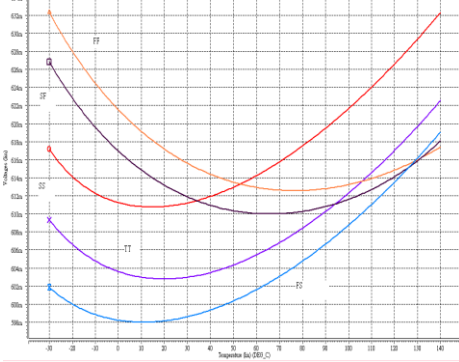
圖二：偏壓電路

$I_1$  是流過  $R_1$  和  $Q_1$  上的電流(4).  $I_2$  是流過  $R_2$  和  $R_3$  的電流(5).  $I_{ref} = I_1 + I_2$  (6),  $V_r$  是輸出電壓(7).

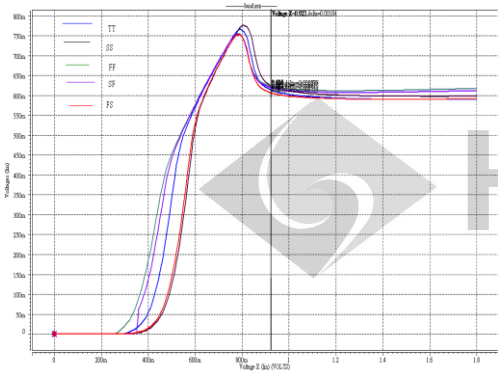
三、模擬結果



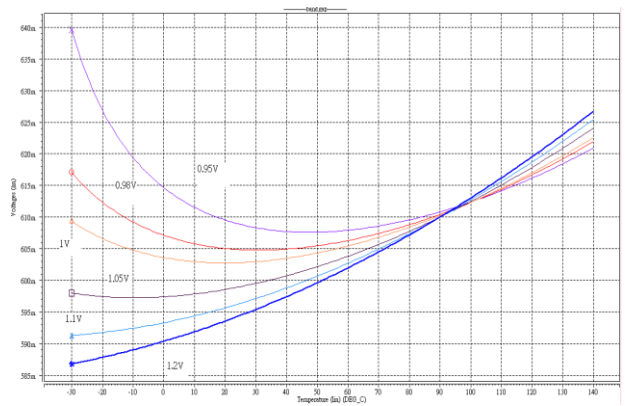
圖三：轉導放大器的 GAIN 和 phase margin



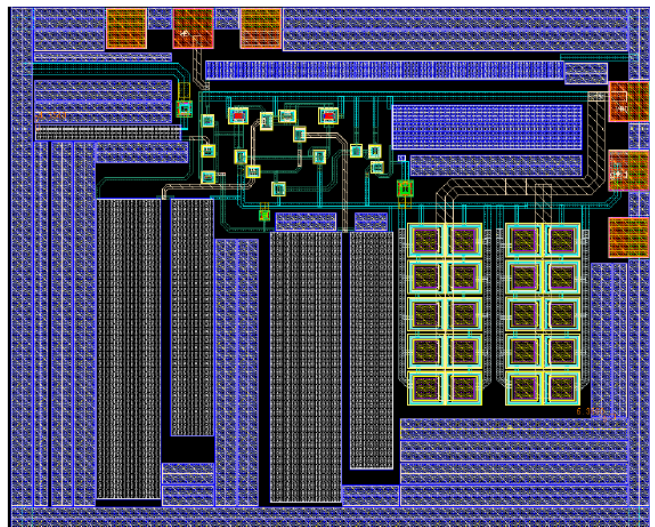
圖四：當溫度改變及五種 conner 的輸出電壓模擬



圖五.當輸入電壓從 0V 到 1.8V 的輸出電壓模擬

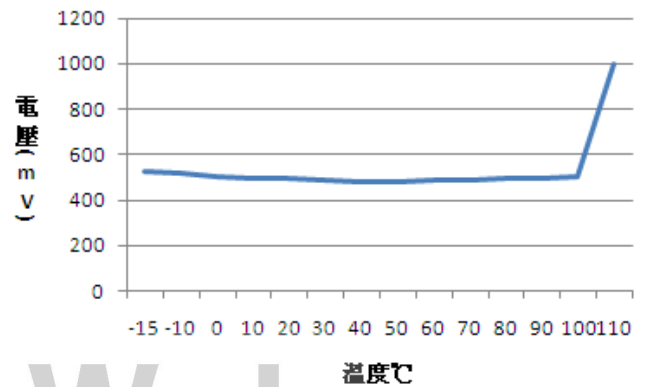


圖六. 當溫度和輸入電壓同時改變的輸出電壓模擬



圖七. 佈局圖

量測值



圖八. 電路實際量測值

圖三表示轉導放大器 gain 和 phase margin 表示轉導放大器有足夠的穩定性能讓轉導放大器正常工作，圖四是帶隙電路在五種 conner 下當溫度改變的輸出電壓模擬，圖五表示當供應電壓改變輸出電壓會穩在 0.6V 不受供

應電壓的影響，圖六表示溫度與供應電壓同時改變輸出電壓的變化，圖七為本電路的佈局圖，圖八為實際 IC 量測值。

#### 四、比較表

表 1: 五種 conner 比較表

Conner	TT	SS	FF	SF	FS
輸出電壓(mV)	606.5 ~596	604.7~ 626.6	626.8~ 607.5	621.3~ 604.7	592.1~ 613.5
電壓範圍(mV)	10.5	21.9	19.3	16.6	21.4
供應電流(uA)	59.8	41.4	96.1	40.8	69.8
消耗功率(mV)	59.8	41.4	96.1	40.8	69.8
溫度範圍(°C)	30~14 0	30~14 0	30~14 0	30~14 0	30~14 0

表 2: 與參考論文比較

	This paper	[3]	[2]
Technonlgy	0.18um	0.6um	0.18um
Power supply	1V	1V	1.2V
Power consumption(uW)	40.8	92	45
Temperature range(°C)	-30~140	0~100	-30~120
Voltage deviation(mV)	10.5	2.2	2
Vr(m V)	610	603	497

#### 五、結論

為了減少誤差率我們設計的溫度控制和 BGR 核心電路是很重要的,所以我們利用  $R_2 \sim R_6$  的比例去控制溫度的範圍使用大電阻來減少功率消耗.當溫度從 -30°C 到 140°C,五種 conner 的變化量 33mV. 此電路最低的功率消耗為  $40\mu W$  , 電路的主要面積為  $0.769 \times 0.946 \text{ mm}^2$  , 實際量測值, 當加溫到 110 度 bandgap 輸入電壓等於輸出電壓電路短路,bandgap 的輸出值為 0.5 伏特上下電壓誤差值  $46mV$  , 與當初模擬值略低 100m 伏特,電壓誤差範圍被拉大, 可能為電路佈局的對稱性不夠致使電路沒達成需求。

#### 六、附錄

作者要感謝國家晶片系統設計中心 (CIC) 指導委員會提出寶貴的意見和建議, 該晶片的設計和製造. 該晶片是由台灣半導體製造公司 (TSMC) 製造, 通過晶片系統設計中心 (CIC) , 台灣, ROC, 最後要感謝指導教授。

#### 七、參考文獻

[1] Ka Nang Leung, *Student Member, IEEE*, and Philip K. T. Mok "A Sub-1-V 15-ppm/ C CMOS Bandgap Voltage Reference Without Requiring Low Threshold Voltage Device" VOL. 37, NO. 4, APRIL 2002

[2] K. E. Sanborn, "A sub-1V low-noise bandgap voltage reference," M.S.E.E. thesis, Univ. Arizona, Tucson, AZ, 2006.

[3] Kujik Bandgap Voltage Reference With High Immunity to EMI II: EXPRESS BRIEFS, VOL. 57, NO. 2, FEBRUARY 2010

[4] A. Becker-Gomez, L. T. Viswanathan, and T. R. Viswanathan, "A low supply-voltage CMOS sub-bandgap reference," *IEEE Trans. Circuits Syst. II, Exp. Briefs*, vol. 55, no. 7, pp. 609–613, Jul. 2008.

[5] A Sub-1 V, 26 W, Low-Output-Impedance CMOS Bandgap Reference With a Low Dropout or Source Follower Mode [6] Low-voltage bandgap reference with output-regulated current mirror

