

# 時變通道環境下 LTE 下行鏈路系統通道估測之 FPGA 實現

陳逸民、賴群嵐、蘇文軍  
國立中央大學通訊工程學系

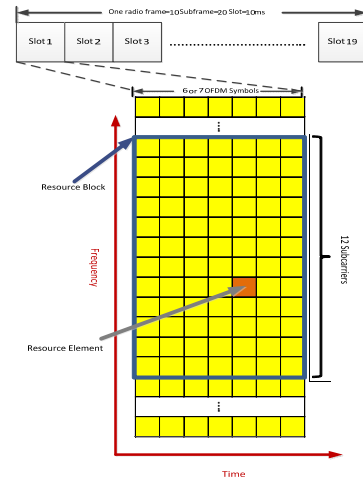
**摘要** —長期演進技術(Long Term Evolution, LTE)為第四代行動通訊重要技術之一,此技術之下行鏈路為正交分頻多重存取(Orthogonal Frequency Division Multiple Access, OFDMA)系統,而它是以正交分頻多工(Orthogonal Frequency Division Multiplexing, OFDM)演進而來。OFDM 技術可使頻譜效益增加,但它對於都卜勒效應頻率偏移相當敏感,因此 OFDMA 技術如同 OFDM 技術,將須解決因通道環境下,進而引起子載波間正交性遭到破壞以及載波間互相干擾(Inter-Carrier- Interference, ICI)的相關問題。

此篇論文將利用可程式化邏輯閘陣列(Field-programmable gate array, FPGA)板實現,以 LTE 下行鏈路規格下所提出的兩種通道估測方法。其中,我們使資料直接決策(Decision Directed)與多項式模型(Polynomial Model Based)估測法來提升頻域方向通道估測的準確度,且透過模擬來說明通道估測之性能改善。

## 一、 簡介

近年來行動通訊技術迅速發展,從類比行動通信系統,以全球行動通訊系統為代表的二代通訊,演變至利用寬頻多重分碼存取系統技術,可傳送聲音訊息及影像之第三代行動通訊,直到 2010 年國際電信聯盟把長期演進技術定為四代行動通訊系統技術之一。在第四代行動通訊 LTE 技術中,系統能有效的使用頻譜,並且能在高速移動的環境實現下行傳輸速率可達 100Mbit/s 及上行傳輸率可達 50Mbit/s。

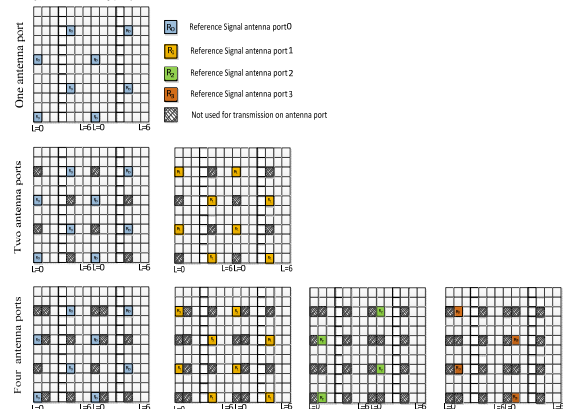
長期演進技術上行採用單載波分頻多工系統,下行使用正交分頻多重存取。OFDMA 是由 OFDM 演進而來,使用者可以選擇通道條件較好的子通道(Sub channel)進行資料傳輸,一組使用者可以同時接入到某一通道,且 OFDMA 技術被認為是非常適合寬帶無線網路,這些優勢包括可擴展性和 MIMO 的方便,並有能力利用通道的頻率選擇性。而 SC-FDMA 是由 OFDMA 演進,故 SC-FDMA 也被叫做線性預編碼 OFDMA 技術。SC-FDMA 技術和 OFDMA 技術十分類似,但 SC-FDMA 的特徵是輸出單載頻發射信號,反之 OFDMA 輸出則是多載頻信號。由於 SC-FDMA 是將每個子載波上的調變符號,在相同時間做線性合併,故每個子載波上皆有各個訊號的分量,使得 SC-FDMA 系統比起 OFDMA 系統具有較低的峰值/平均功率比(Peak-to-Average Power Ratio, PAPR),如此一來,可提高移動終端的功率發射效率,延長電池的使用時間,降低終端成本。



圖一：LTE實體下行分享通道傳送端方塊圖

圖一為 LTE 傳輸資源結構的介紹,如文獻[4]所示,一個完整的訊框(Frame)長度為 10ms,其被分為 10 個 1ms 的子訊框(Sub Frame),而每個子訊框又被分為兩個 0.5ms 的時槽(Slot)。其中 Slot 可以根據使用的是一般前置循環字首(Normal Cyclic Prefix, NCP),或是延長前置循環字首(Extend Cyclic Prefix, ECP),而使 Slot 內含有不同的 OFDM 符號個數。若為 NCP 時,則 Slot 由 7 個 OFDM 符號所組成;若為 ECP 時,則由 6 個 OFDM 符號所組成,此設計是為廣播服務。而此篇論文中,Slot 選擇使用 NCP。

資源區塊(Resource Block, RB),頻域方向以 12 個子載波(Subcarrier)組成單位資源,子載波間隔為 15KHz;時域方向則須持續一個時槽(Slot)。一個資源區塊(Resource Block, RB)是資源元素(Resource Element, RE)所構成,一個資源元素就代表 1 個子載波。若 Slot 是使用 NPC,一個 RB 則由 84 個 RE 構成;若使用 ECP,則由 72 個 RE 構成。



圖二：圖 2.17 下行鏈路參考訊號配置(Normal Cyclic Prefix, NCP)

## 二、時變通道模型介紹

本論文所使用的時變通道模型為車輛通道模型 (Vehicle Channels) [1] 搭配 Jakes' Model [2], 如 (1) 式, 其參數包含六條路徑的延遲時間、訊號強度, 並且為了使通道效應的功率為 1, 故將訊號的強度正規化 (Normalized), 其相關參數如表 I。

$$h_p[n] = E_p \sum_{m=1}^M C_{p,m} \times e^{j2\pi \cdot f_{d,max} \cdot \cos(\alpha_{p,m}) \cdot n \cdot T} \quad (1)$$

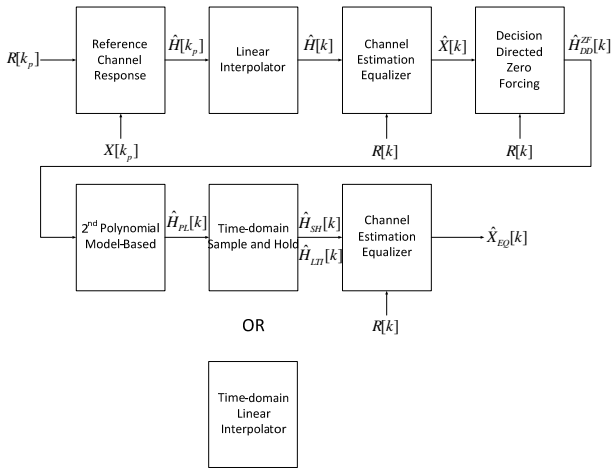
其中  $E_p$  為每條路徑的強度;  $M$  為接收機周遭反射物個數, 在此設定入射訊號由 32 個反射物反射所組成;  $C_{p,m}$  表示第  $p$  條路徑的第  $m$  個入射波強度; 在此設定  $C_{p,m}$  為  $1/\sqrt{M}$ ;  $\alpha_{p,m}$  為第  $p$  條路徑的第  $m$  個入射波的入射角度, 假設  $\alpha_{p,m}$  為均勻分布再加上隨機位移  $\Phi_p$ ;  $f_{d,max}$  為最大都普勒頻率, 單位為赫茲 (Hz) 其大小與接收機移動速度 (km/hr) 及載波頻率有關, 如 (2) 式。

$$f_{d,max} = \frac{v}{\lambda} = \frac{v}{c} \cdot f_c \quad (2)$$

Path	Delay(ns)	Power(dB)	Normalize Gain
1	0	0	0.6964
2	310	-1.0	0.6207
3	710	-9.0	0.2471
4	1090	-10.0	0.2202
5	1730	-15.0	0.1238
6	2510	-20.2	0.0696

表 I: Vehicle A 通道參數表

## 三、通道估測FPGA實現

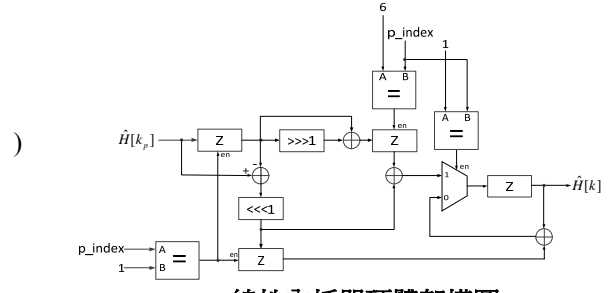


圖三: 通道估測硬體架構圖

得到的參考訊號通道響應, 頻域上做一次線性內外插。由於每六點含有一個參考訊號 (Pilot), 所以此模組利用計數器計算 Pilot 位置 ( $p\_index$ )。經過一維線性內插後, 在第 1、5、8 及 12 的 OFDM symbol 上皆有第一次通道初估結果。

硬體實現的計算方式如下:

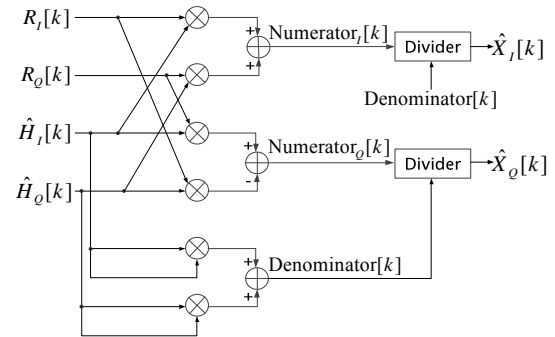
$$\begin{aligned} \hat{H}_B^{(a)}[k_{min}+1] &= \frac{5}{6} \cdot \hat{H}_B^{(a)}[k_{min}] + \frac{1}{6} \cdot \hat{H}_B^{(a)}[k_{min}+6] = (3 \cdot (\hat{H}_B^{(a)}[k_{min}]) + (\hat{H}_B^{(a)}[k_{min}+6] - \hat{H}_B^{(a)}[k_{min}])) / 2 / 3 \\ \hat{H}_B^{(a)}[k_{min}+2] &= \frac{4}{6} \cdot \hat{H}_B^{(a)}[k_{min}] + \frac{2}{6} \cdot \hat{H}_B^{(a)}[k_{min}+6] = (3 \cdot (\hat{H}_B^{(a)}[k_{min}]) + 2 \cdot ((\hat{H}_B^{(a)}[k_{min}+6] - \hat{H}_B^{(a)}[k_{min}])) / 2 / 3 \\ &\vdots \\ \hat{H}_B^{(a)}[k_{min}+5] &= \frac{1}{6} \cdot \hat{H}_B^{(a)}[k_{min}] + \frac{5}{6} \cdot \hat{H}_B^{(a)}[k_{min}+6] = (3 \cdot (\hat{H}_B^{(a)}[k_{min}]) + 5 \cdot ((\hat{H}_B^{(a)}[k_{min}+6] - \hat{H}_B^{(a)}[k_{min}])) / 2 / 3 \\ \hat{H}_B^{(a)}[k_{min}+6] &= R_B^{(a)}[k_{min}+6] / d_{min+a}^{(a)} \end{aligned}$$



圖四: 線性內插器硬體架構圖

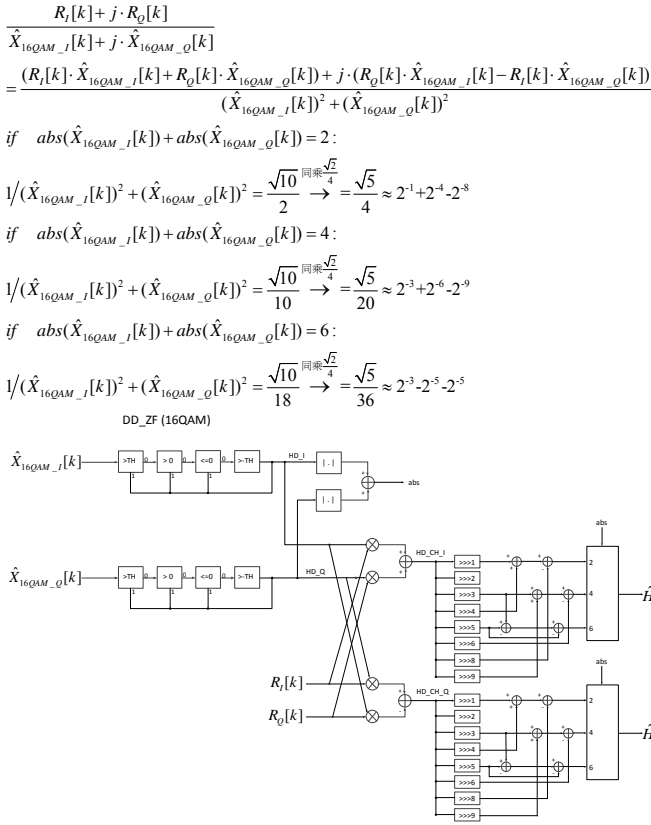
通道等化為複數除法, 其分成實部除法運算與虛部除法運算, 亦是兩組實數除法。除法運算的分子和分母, 可用乘法器及加法器來實現。

$$\begin{aligned} & \frac{R_I[k] + j \cdot R_Q[k]}{\hat{H}_I[k] + j \cdot \hat{H}_Q[k]} \\ &= \frac{(R_I[k] \cdot \hat{H}_I[k] + R_Q[k] \cdot \hat{H}_Q[k]) + j \cdot (R_Q[k] \cdot \hat{H}_I[k] - R_I[k] \cdot \hat{H}_Q[k])}{(\hat{H}_I[k])^2 + (\hat{H}_Q[k])^2} \\ &= \frac{\text{Numerator}_I[k]}{\text{Denominator}[k]} + j \frac{\text{Numerator}_Q[k]}{\text{Denominator}[k]} \\ &= \hat{X}_I[k] + \hat{X}_Q[k] \end{aligned}$$



圖五: 複數除法中分子與分母之硬體架構圖

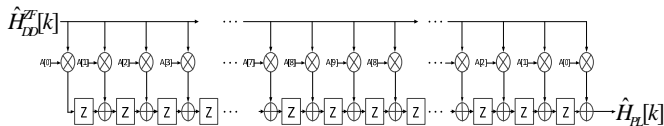
迫零等化直接決策器 (DD\_ZF) 是先將資料做硬式決策 (Hard Decision, HD) 接著做迫零等化 (Zero Forcing, ZF)。由於參考資料 (Pilot) 為 QPSK, 資料 (Data) 為 16QAM, 所以需在能量上需做相對應的調整, 此部份在硬體上利用位移疊加法 (Shift-and-Add) 實現



圖六: 資料為 16QAM 迫零等化直接決策器硬體架構圖

硬體實作上選用預估測的通道響應左右各取 9 點為二階多項式模型，每次估測後平移下個預估測點，再取左右各 9 點做二項式模型估測，以此類推即可完成二次多項式模型通道估測。

另外，因為每次預估測的通道響應只有 1 點且為對稱係數，所以此估測方式亦可看成為對稱有限脈衝響應 (Finite impulse response, FIR) 濾波器。



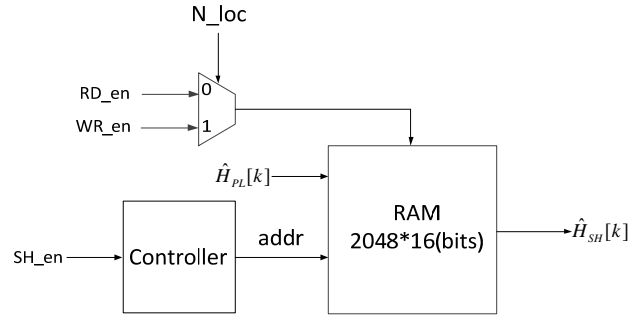
圖七: 轉置式有限脈衝響應濾波器

Inverse A	Value	Quantization(2 <sup>10</sup> )
A[0]	-0.0602	-62
A[1]	-0.0226	-24
A[2]	0.0106	10
A[3]	0.0394	40
A[4]	0.0637	65
A[5]	0.0836	85
A[6]	0.0991	101
A[7]	0.1101	112
A[8]	0.1168	119
A[9]	0.1190	121

表II: 虛擬反矩陣 A 定點數量化表

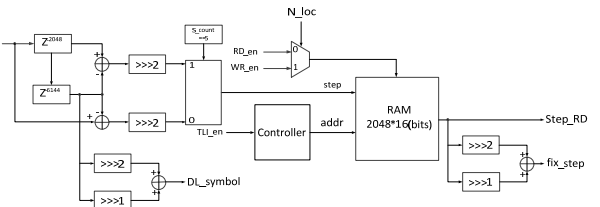
時域方向之通道估測選擇節省資源的延遲與取樣 (Sample and Hold) 和一次線性內插法 (Linear Interpolator) 來實現。

由於一個 OFDM 符碼 (Symbol) 含有 2048 個子載波，所以利用深度為 2048 的記憶體來存取與讀寫，完成延遲與取樣之硬體實現。

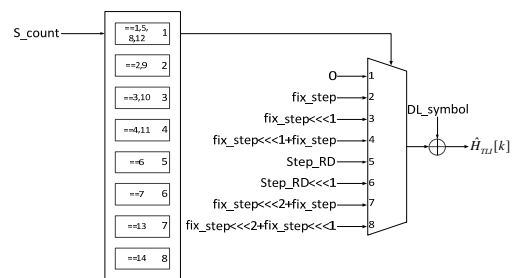


圖八: 延遲與取樣硬體架構

符碼 1、5、8 及 12 位置上皆含有通道資訊，時域方向估測時，將利用已知的通道資訊估測出兩點間通道資訊。



圖九: 時域估測線性內插硬體架構之一



圖十: 時域估測線性內插硬體架構之二

#### 四、 模擬結果

在此模擬 LTE 下行鏈路系統中，我們所採用的模擬參數如表 III，在此我們主要探討估測的問題，因此假設在接收端為完美同步，調變方式為 16QAM。

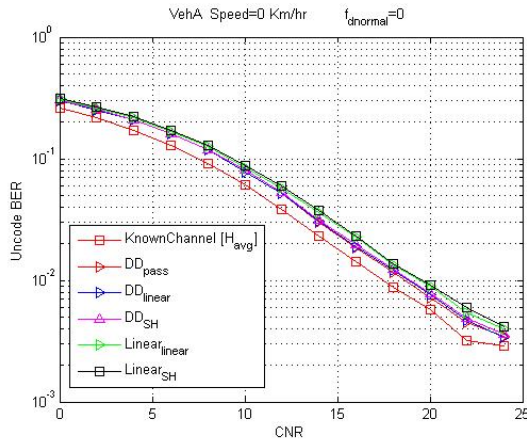
Transmission BW	20MHz
Subcarrier spacing	15kHz
Sampling frequency	30.72MHz
FFT size	2048
Number of occupied subcarriers	1200
Number of resource blocks	100
CP Length (us/samples)	(4.69/144) × 6 (5.21/160) × 1

表III: 下行鏈路模擬傳輸參數

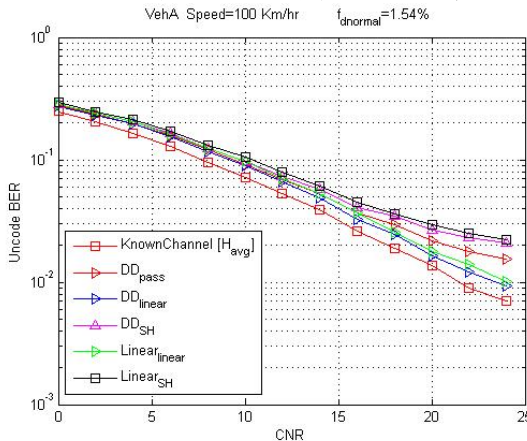
估測方式分別為頻域方向 (F.D) 與時域方向 (T.D)，雙方向皆有兩種估測法。頻域方向通道估測法：一次線性內插 (Linear) 和一次線性內插後做迫零等化，再做直接決策及二階多項式模型化估測 (DD)；時域方向通道估測方

法則為一次線性內插(Linear)和延遲與取樣估測(SH)。最後一種通道估測方式是先將第一個 OFDM symbol，利用 DD 估測法後，傳給下一個 OFDM symbol 當作初始通道估測，接著再做一次 DD 估測，以此類推估測出所有子載波上的通道響應(DD pass)。

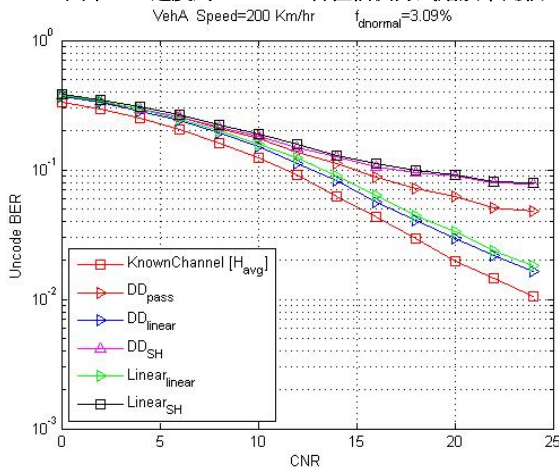
以下為編碼前資料以 16QAM 調變，在速度為 0 Km/hr、100Km/hr 以及 200K/hr 之下，使用不同通道估測方式之錯誤率比較效能圖。



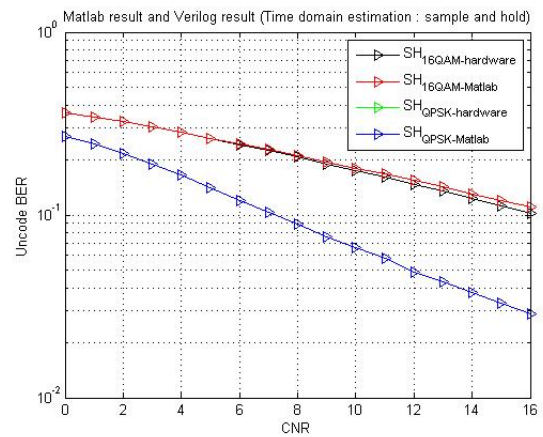
圖十一：速度為 0Km/hr 各種估測方式錯誤率比較



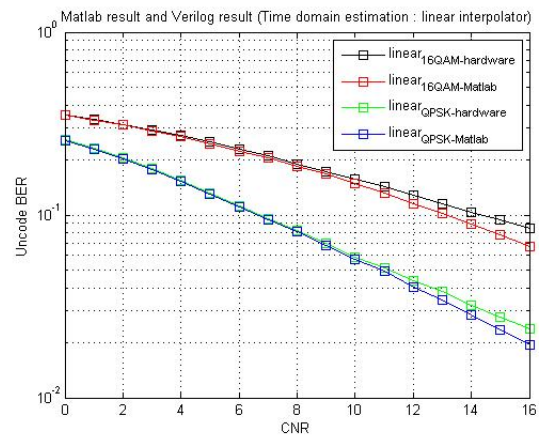
圖十二：速度為 100Km/hr 各種估測方式錯誤率比較



圖十三：速度為 200Km/hr 各種估測方式錯誤率比較



圖十四：時域延遲與取樣估測 QPSK 和 16QAM 調變錯誤率比較



圖十五：時域線性內插估測 QPSK 和 16QAM 調變錯誤率比較

## 結論

本篇將兩種通道估測法實現於 FPGA。兩種通道估測方式頻域方向皆為線性內插(Linear Interpolator)、迫零等化直接決策(Decision Directed Zero Forcing)加上二次多項式模型(2nd Polynomial Model Based)；時域方向分別為延遲與取樣(Sample and Hold)以及線性內插(Linear Interpolator)。未來希望能在硬體上實現渦輪碼(Turbo Code)，並且著重於時域方向之通道估測，提升高速下估測通道的精準度，且可套用於各種不同的系統規格中，使得 LTE 下行鏈路於硬體實現中更為完善。

## 參考文獻

- [1] Ericsson, Nokia, Motorola, and Rohde & Schwarz, "R4-070572: Proposal for LTE Channel Models, www.3gpp.org, +3GPP TSG RAN WG4, meeting 43, Kobe, Japan, 2007(5).
- [2] W.C Jakes and D. C. Cox, eds., Microwave Mobile Communications. Wiley-IEEE, Press, 1994.
- [3] Y. Mostofi and D. Cox, "ICI Mitigation for Pilot-Aided OFDM Mobile Systems," Wireless Communications, IEEE Transactions on, vol. 4, pp. 765-774, Mar. 2005.
- [4] 3GPP Technical Specification 36.211, "Physical Channel and Modulation (Release 10)," www.3gpp.org.
- [5] 3GPP Technical Specification 36.212, "Multiplex and Channel Coding (Release 10)," www.3gpp.org.
- [6] X. Wang and K. J. R. Liu, "Channel estimation for multicarrier modulation systems using a time-frequency polynomial model," IEEE Trans. Commun., vol. 50, pp. 1045-1049, July 2002.
- [7] M.-X. Chang and Y. Su, "Model-Based Channel Estimation for OFDM Signals in Rayleigh Fading," Wireless Communications, IEEE Transactions on, vol. 50, pp. 540-544, Apr. 2002.