

使用Φ型槽線結構來抑制共模雜訊電流

王竣彥、侯佑民、陳居毓

Chun-Yen Wang, You-Min Hou, Chu-Yu Chen

國立臺南大學電機工程學系

摘要—本文利用Φ型槽線結構設計共模抑制濾波器，用來抑制高速傳輸的共模電流。在 2.8GHz 到 8.8GHz 的寬頻範圍內，此架構可以減少共模雜訊至少 15dB，由眼圖觀察差分信號仍保持良好的信號完整性。濾波器的面積為 $0.21\lambda_g \times 0.23\lambda_g$ ，止帶的頻寬比 103%。模擬、量測與等效電路模型比較，具有良好的一致性。此外，在時域分析中，共模濾波器對共模電壓的抑制效果達到 86% 以上。

一、簡介

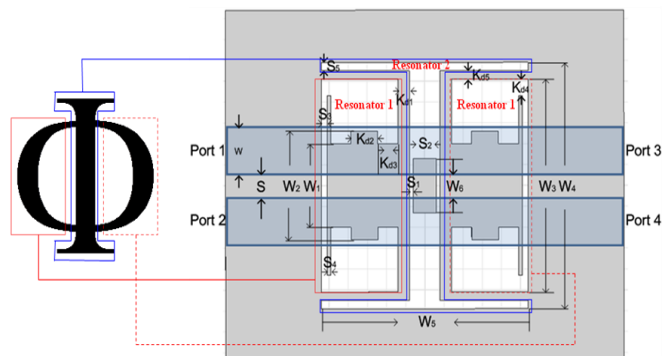
印刷電路板上的電路上的佈線，因使用非對稱耦合微帶線，而造成差模訊號傳遞時間偏差(skew)，使得訊號夾雜著共模電流，為產生電磁干擾 (electromagnetic interference, EMI) 的主要原因[1]。

普遍用來抑制共模電流是在電路結構外加共模扼流圈，當流經兩個繞組時方向相同，產生的磁通量同相相加，扼流圈呈現高阻抗，以達到抑制共模電流的作用[2][3]。利用低溫共燒陶瓷 (Low Temperature Co-fire Ceramic, LTCC) 結合負磁導率的結構 [4][5]，設計共模濾波器 (common-mode filter) 來取代共模扼流圈，能達到面積小且能提供有效的共模抑制。

另外，在電路板上利用週期性缺陷式接地面結構 (Period Defect Ground Structure, PDGS) 設計共模濾波器被提出[6]，這種方式製程簡單、成本較低且不需要外接，且使用週期性結構可達到寬頻的抑制效果。U 型與 H 型的缺陷式接地面結構[7]，可以藉由共振器彼此之間的耦合關係，可以達到縮小缺陷地結構電路的面積，並增大共模抑制的頻寬。

在文獻[8]則是蝕刻週期性 (Complementary Split Ring Resonators, CSRR) 缺陷式接地面結構，其概念就是利用耦合微帶線經由共模傳輸時，在共模電流回流於接地面路徑上，可以在有效的頻帶內抑制共模雜訊，但抑制的頻帶窄。

本文提出一種Φ型槽線結構共模抑制濾波器，如圖一所示。該結構由三種共振器所組成，透過共振器之間的耦合效應可達到寬頻止帶的抑制效果，且可以有效減少共模抑制濾波器的使用面積。從眼圖觀察得知，在高頻段中，差模信號依然保持良好的信號完整性。



圖一:共模抑制濾波器

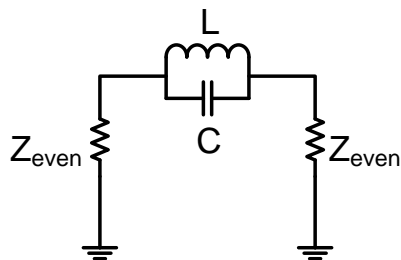
二、設計理念

傳統啞鈴型 DGS 結構如圖二所示，其有效電感及電容值可以決定諧振頻率[9-12]，有效電感由啞鈴型 DGS 結構兩側的矩形面積所決定，而有效電容與結構中央的開槽寬度有關，增大啞鈴型 DGS 結構兩側矩形面積可提高有效電感值，而開槽的寬度越細，有效電容值就越大。



圖二:傳統啞鈴型 DGS 結構

傳統啞鈴型 DGS 結構可以等效成 LC 並聯共振器，如圖三所示，偶模阻抗為 60 歐姆。



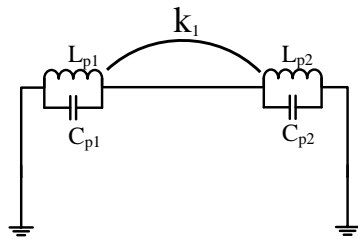
圖三:傳統啞鈴型 DGS 等效電路模型

利用 Butterworth 低通濾波器原型來近似 DGS 等效電路，只要得知共振頻率與截止頻率即可求得電容值，再由共振頻率與電容值可求得電感值[9]。

$$C = \frac{f_c}{4\pi Z_{even}} \left(\frac{1}{f_0^2 - f_c^2} \right) \quad (1)$$

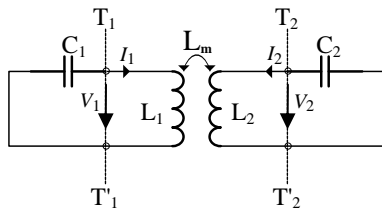
$$L = \frac{1}{4\pi^2 f_0^2 C} \quad (2)$$

在圖一中，Φ型槽線結構之共振器 1 與共振器 2 的的等效電容值及電感值可由(1)和(2)式得到。個別萃取出共振器 1 中之電感值(L_{p1})和電容值(C_{p1})與共振器 2 中之電感值(L_{p2})和電容值(C_{p2})以建立等效電路，由於共振器之間彼此靠近，產生額外的耦合效應 k₁，如圖四所示。



圖四:共振器 1 與共振器 2 的等效電路模型

為了得知共振器彼此之間的耦合係數 k₁，已知共振器 1 與共振器 2 之間為非同步共振，非同步磁耦合共振器等效電路模型如圖五所示。



圖五:非同步磁耦合等效電路模型

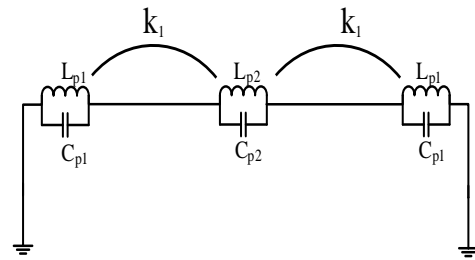
L₁ 與 L₂ 和 C₁ 與 C₂ 代表共振器的自感和自容，L_m 則是代表互感。因此，可以求得出磁耦合係數[13]。

$$K_m = \frac{L_m}{\sqrt{L_1 L_2}} = \pm \frac{1}{2} \left(\frac{f_{02}}{f_{01}} + \frac{f_{01}}{f_{02}} \right) \times \sqrt{\left(\frac{f_2^2 - f_1^2}{f_2^2 + f_1^2} \right)^2 - \left(\frac{f_{02}^2 - f_{01}^2}{f_{02}^2 + f_{01}^2} \right)^2} \quad (3)$$

其中 f₀₁ 與 f₀₂ 是共振器 1 與共振器 2 在沒有相互耦合情況下的諧振頻率，f₁ 及 f₂ 是由於兩個共振器相互耦合時的特徵頻率，互感正負號是依共振器 1 與共振器 2 的迴路電流方向決定。可藉由返回損耗(S₁₁)觀察到 f₁ 及 f₂，再利用(3)式可求得出兩個共振器的耦合係數 k₁，由於兩個共振器電流同相，磁場方向相反，產生負的耦合係數。

藉由上述方法分析，並建立出共模抑制濾波器等效電路模型如圖六所示，三個共振器彼此之間的耦合效應互相影響，使得等效電容值及電感值會與先前個別萃取

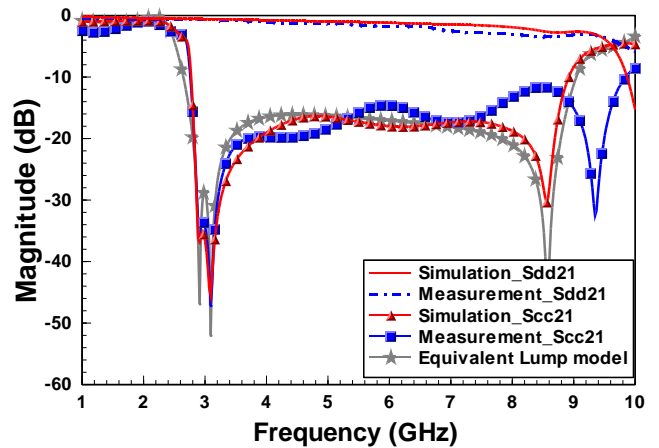
共振器 1 中之電感值(L_{p1})和電容值(C_{p1})與共振器 2 中之電感值(L_{p2})和電容值(C_{p2})有所不同。



圖六:共模抑制濾波器等效電路模型

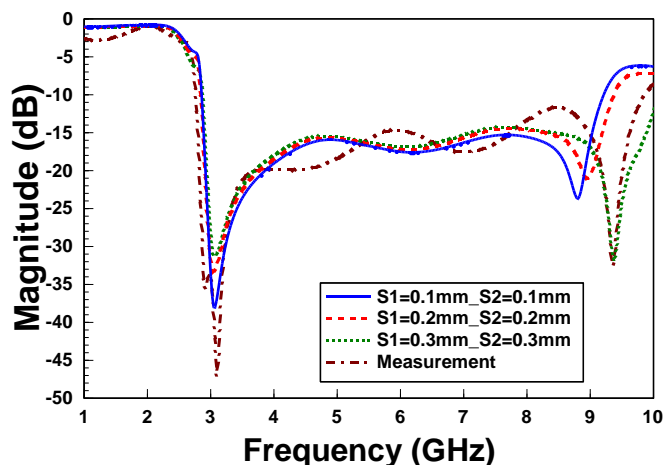
三、 模擬與量測結果

圖一為共模抑制濾波器結構的尺寸參數，基板大小為 40mm×60mm，板材厚度為 0.8mm，介電常數為 4.4，損耗正切為 0.02，W₁=4mm、W₂=5.2mm、W₃=10.2mm、W₄=11.8mm、W₅=10.8mm、W₆=2.6mm、K_{d1}=0.6mm、K_{d2}=1.4mm、K_{d3}=1.05mm、K_{d4}=0.8mm、K_{d5}=0.4mm、S₁=0.2mm、S₂=1.6mm、S₃=0.3mm、S₄=0.2mm、S₅=0.4mm 及耦合微帶線尺寸 W=1.25mm，S=1.2mm。圖七為全波模擬與量測與等效電路模型比較，其中全波模擬與等效電路模型具有良好的一致性。其中差模插入損耗(S_{dd21})，從 1GHz 到 9GHz 範圍內平均都能維持到 3dB 內。共模抑制頻帶中，共模插入損耗(S_{cc21})從 2.8GHz 到 8.8GHz 皆低於 -15dB。



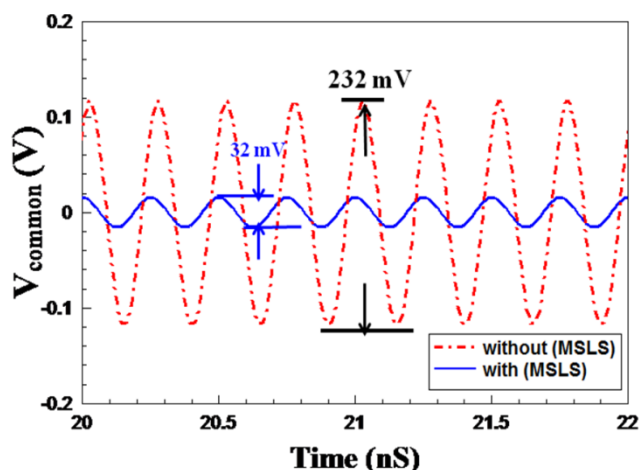
圖七:全波模擬和量測與等效電路模型比較

但量測的 8.7GHz 共模插入損耗(S_{cc21})往高頻飄移，後來由模擬得知，當 S₁ 增加及 S₂ 縮小時，有效電容值會變小，使 8.7GHz 諧振頻率點往高頻移動。經過適當的線寬調整，上述模擬結果會與量測相近，如圖八所示。由此可知應為實作雕刻時線寬誤差，會導致量測與模擬結果之差異。



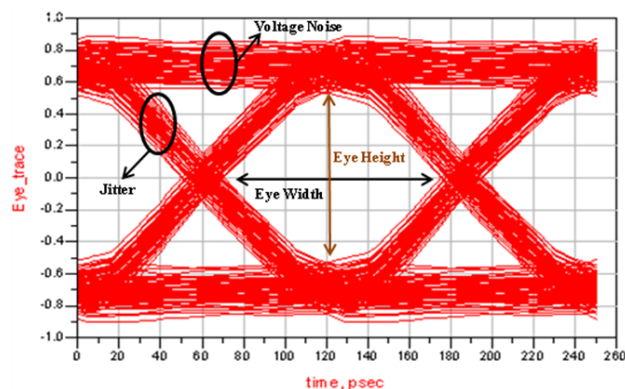
圖八:全波模擬與量測結果

使用 ADS 軟體進行時域響應模擬，Port1 與 Port2 為輸入端，而 Port3 與 Port4 為輸出端。輸入電壓為±500mV 頻率為 4GHz，上升時間與下降時間為 80ps。由圖九觀察非對稱耦合微帶線沒有加入共模抑制濾波器時，有相當明顯的共模電壓($V_{pp}=232\text{mV}$)產生，而加入共模濾波器之後共模電壓被抑制 86%到 32mV。

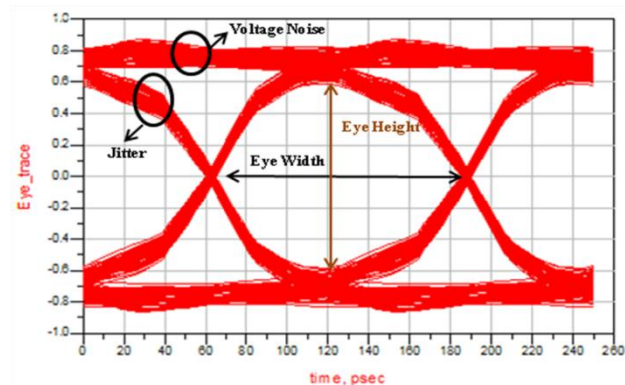


圖九:模擬非對稱耦合微帶線共模電壓

模擬環境是利用 HFSS 模擬出待測物的 S 參數，再匯到 ADS 環境中，輸入訊號振幅 0.8V、位元率為 8Gbps 以及上升時間為 45ps。比較圖十(a)與(b)可得訊號通過了具有共模抑制濾波器後，能有效改善差模訊號的品質。從眼圖參數得知，完美接地面的眼高為 932mV 而眼寬為 102ps 與加入缺陷式接地面的眼高為 1.032V 而眼寬為 118.6ps，兩者比較，眼高改善 10%而眼寬改善 14%。另外，完美接地面的抖動(Eye jitter)為 5.135ps 與加入缺陷式接地面的抖動為 1.78ps，兩者比較之下，眼圖抖動改善 65%。



(a)



(b)

圖十:模擬非對稱耦合微帶線差模訊號眼圖:(a)理想接地面.(b)共模抑制濾波器

四、 結論

本文提出了 Φ 型槽線結構來設計共模抑制濾波器，通過適當的槽孔結構設計，在不增加額外的面積下，可得到更低的諧振頻率，藉由共振器彼此之間的耦合效應達到共模抑制範圍更寬並建立出共模抑制濾波器的等效電路模型，藉由模擬與量測結果得知，具有良好的一致性。在 2.8GHz 到 8.8GHz 的寬頻範圍內，此架構可以減少共模雜訊至少 15dB，從眼圖觀察得知，在高頻段中，差模信號依然保持良好的信號完整性。此外，在時域分析中，此共模抑制濾波器對共模電壓的抑制效果達到了 86%以上。本文可應用在高速資料傳輸，如 IEEE 1394、SATA3、PCI express 3、USB 3.0、THUNDERBOLT 的傳輸速度都達到 3.2~10Gb/s。

參考文獻

- [1] C. R. Paul, *Introduction to Electromagnetic Compatibility*, 2nd ed. New York: Wiley, 2006.
- [2] K. Yanagisawa, F. Zhang, T. Sato, K. Yanagisawa, and Y. Miura,

- “A new wideband common-mode noise filter consisting of Mn-Zn ferrite core and copper/polyimide tape wound coil,” *IEEE Trans. Magn.*, vol. 41, no. 10, pp. 3571–3573, Oct. 2005.
- [3] J. Deng and K. Y. See, “In-circuit characteristics of common-mode chokes,” *IEEE Trans. Electromagn. Compat.*, vol. 49, no. 2, pp. 451–454, May 2007.
- [4] B. C. Tseng and L. K. Wu, “Design of miniaturized common-mode filter by multilayer low-temperature co-fired ceramic,” *IEEE Trans. Electromagn. Compat.*, vol. 46, no. 4, pp. 571–579, Nov. 2004.
- [5] C.-H. Tsai and T.-L. Wu, “A broadband and miniaturized common-mode filter for gigahertz differential signals based on negative-permittivity metamaterials,” *IEEE Trans. Microw. Theory Tech.*, vol. 58, no. 1, pp. 195–202, Jan. 2010.
- [6] W. T. Liu, C. H. Tsai, T. W. Han, and T. L. Wu, “An embedded common-mode suppression filter for GHz differential signals using periodic defected ground plane,” *IEEE Microw. Wireless Compon. Lett.*, vol. 18, no. 4, pp. 248–250, Apr. 2008.
- [7] S.-J. Wu, C.-H. Tsai, T.-L. Wu, and T. Itoh, “A novel wideband common-mode suppression filter for gigahertz differential signals using coupled patterned ground structure,” *IEEE Trans. Microw. Theory Techn.*, vol. 57, no. 4, pp. 848–855, Apr. 2009.
- [8] J. Naqui, F.-P. Armando, D.-S. Miguel, F. Mesa, J. Martel, F. Medina, and F. Martin, “Common-Mode Suppression in Microstrip Differential Lines by Means of Complementary Split Ring Resonators: Theory and Applications,” *IEEE Trans. Microw. Theory Tech.*, vol. 60, no. 10, pp. 3023–3034, Oct. 2012.
- [9] D. Ahn, J. S. Park, C. S. Kim, J. Kim, Y. Qian, and T. Itoh, “A design of the low-pass filter using the novel microstrip defected ground structure,” *IEEE Trans. Microw. Theory Tech.*, vol. 49, no. 1, pp. 86–93, Jan. 2001.
- [10] C.-S. Lim, C.-S. Kim, D. Ahn, Y.-C. Jeong, and S. Nam, “Design of the low-pass filters using defected ground structure,” *IEEE Trans. Microw. Theory Tech.*, vol. 53, no. 8, pp. 2539–2545, Aug. 2005.
- [11] Hai-Wen Liu; Zheng-Fan Li; Xiao-Wei Sun; Jun-Fa Mao, “An improved 1D periodic defected ground structure for microstrip line,” *IEEE Microwave and Wireless Components Letters*, Vol. 14, No. 4, pp. 180–182, April 2004.
- [12] J. S. Park, J. H. Kim, J. H. Lee, S. H. Kim, and S. H. Myung, “A novel equivalent circuit and modeling method for defected ground structure and its application to optimization of a DGS lowpass filter,” in *IEEE MTT-S Int. Dig.*, 2002, pp. 417–420.
- [13] J.-S. G. Hong and M. J. Lancaster, *Microstrip Filter for RF/Microwave Applications*. New York: Wiley, 2001.